

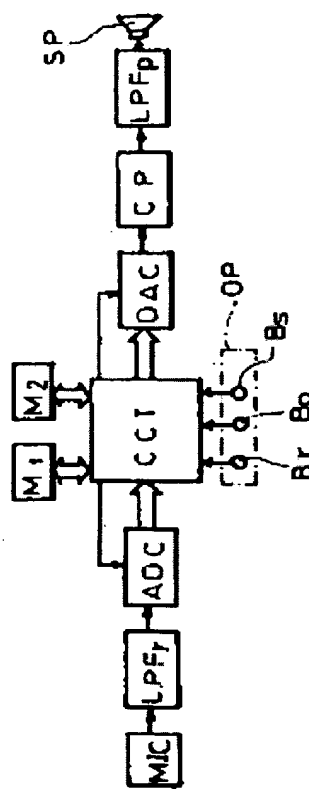
ENCODING STORAGE AND REGENERATING DEVICE OF SIGNAL

Patent number: JP58164007
Publication date: 1983-09-28
Inventor: KITAMURA MASATSUGU; others: 02
Applicant: NIPPON VICTOR KK
Classification:
- **International:** G11B5/09; H04B12/02
- **European:**
Application number: JP19820046575 19820324
Priority number(s):

Abstract of JP58164007

PURPOSE: To easily obtain a regenerating signal having a good quality, which is brought to tangent approximation, by integrating a ratio of an amplitude value in digital data and a value showing a sampling period, and executing interpolation of a signal.

CONSTITUTION: For instance, a voice is converted to an electric signal by a microphone, and thereafter, is sampled by a sampling period of an A/D converter ADC, and its amplitude value is quantized. It is controlled by a controlling circuit CCT, and is stored in the second memory M2 as data consisting of a group of the amplitude value and information related to a zero point interval. In case of regeneration, this data group is read out and is provided to a D/A converter DAC, the digital amplitude value and the information related to the zero point interval are converted to an analog value, and a signal is applied to an interpolating circuit CP. The interpolating circuit CP consists of a divider and an integrator, and by the divider, a ratio of the amplitude value of the analog value and the information related to the zero point interval is calculated, and its output is integrated by the integrator, and is made approximate to its original AC signal by tangent approximation.



Data supplied from the esp@cenet database - Worldwide

⑫ 公開特許公報 (A)

昭58—164007

⑤ Int. Cl.³
G 11 B 5/09
H 04 B 12/02

識別記号

庁内整理番号
8021—5D
7015—5K

④ 公開 昭和58年(1983)9月28日

発明の数 1
審査請求 未請求

(全 11 頁)

⑭ 信号の符号化記憶再生装置

① 特 願 昭57—46575

② 出 願 昭57(1982)3月24日

⑦ 発 明 者 喜多村政賛

横浜市神奈川区守屋町3丁目12

番地日本ビクター株式会社内

⑦ 発 明 者 田中光顕

横浜市神奈川区守屋町3丁目12

番地日本ビクター株式会社内

⑦ 発 明 者 武倉弘幸

横浜市神奈川区守屋町3丁目12

番地日本ビクター株式会社内

⑦ 出 願 人 日本ビクター株式会社

横浜市神奈川区守屋町3丁目12

番地

⑦ 代 理 人 弁理士 今間孝生

2

明 細 書

1. 発明の名称

信号の符号化記憶再生装置

2. 特許請求の範囲

原信号の時間軸上における変化の状態に応じて
標本化周期が可変となされる如き符号化により、
原信号の振幅値を示す標本値と、その標本値を得
るための標本化周期を示すデータとが組となされ
ているデジタルデータを復号化する信号の符号化
記憶再生装置であって、前記したデジタルデータ
における振幅値と標本化周期を表わす値との比を
割算によって求める手段と、前記の割算手段で求
めた結果を積分する手段とを備えて、折線近似さ
れた再生信号が得られるようにした信号の符号化
記憶再生装置

3. 発明の詳細な説明

音声信号を符号化し、デジタル信号として伝送
あるいは記録再生する場合に、データ量をなるべく
少なくするための手段としては、従来、信号振
幅を対数圧縮したり、あるいは差分をとったり、

もしくはデルタ変調をするなどの諸方式が採用さ
れて来ていることは周知のとおりであるが、これ
らの従来の諸方式ではデータ量の減少を振幅方向
に求めていたために、量子化歪により再生信号の
品質が劣化したものになるという問題があった。

そして、本出願人会社では、データ量の減少を
大巾なものとする場合に、ビットの減少を振幅方
向に求めることをせず、それをむしろ時間軸方向
に求めて、大巾なデータ量の減少が達成できるよ
うにした標本化周期の可変な符号化装置、すなわ
ち、原信号の時間軸上における変化の状態に応じ
て標本化周期が可変となされる如き符号化により、
原信号の振幅値を示す標本値と、その標本値を得
るための標本化周期を示すデータとが組となされ
ているデジタルデータが得られるような各種の標
本化周期の可変な符号化装置についての提案を行
なって来た。

本発明は、既提案の標本化周期の可変な符号化
装置によって符号化されているデジタルデータの
ように、原信号の振幅値を示す標本値と、その標

本値を得るための標本化周期を示すデータとが組となされているデジタルデータを復号して再生信号を得る場合に、デジタルデータにおける振幅値と標本化周期を表わす値とを用いて簡単に折線近似された再生信号を得ることができるようにした信号の符号化記憶再生装置を提供することを目的としてなされたものであり、以下、添付図面を参照して本発明の信号の符号化記憶再生装置の具体的な内容について説明する。

第1図及び第7図は、それぞれ本発明の信号の符号化記憶再生装置の各異なる実施態様のブロック図であって、第1図及び第7図において、MICはマイクロホン、LPF_r、LPF_pは低域濾波器、ADCはAD変換器、CCTは例えばマイクロコンピュータを含んで構成されている制御回路、M₁は第1の記憶装置(第1のメモリ、バッファメモリ)、M₂は第2の記憶装置(第2のメモリ)、DACはDA変換器、CPは補間回路、SPはスピーカであり、また、OPは操作部であって、操作部OPには記録釦Br、再生釦Bp、停止釦Bsが設けられている。なお、第

7図中におけるCGはクロックパルスの発生器である。

第1図及び第7図によってそれぞれ示されている装置は、ともに、制御回路CCTの制御の下に、入力のアナログ信号の時間軸上における変化の状態に応じて標本化周期が可変となされる如き符号化を行なって、原信号の振幅値を示す標本値と、その標本値を得るための標本化周期を示すデータとが組となされているデジタルデータを作り、それを第2のメモリM₂に記憶し、再生に際しては、制御回路CCTの制御の下に、第2のメモリM₂から順次に読出されたデジタルデータにおける振幅値と標本化周期を表わす値との比を割算によって求め、前期の振幅値と標本化周期を表わす値との比の値を積分して折線近似された再生信号が得られるように構成されているが、第1図示の装置と第7図示の装置とにおいては符号化の具体的な内容において差異があるから、まず、第1図示の装置について説明する。

第2図は、第1図示の装置によって信号が符号

化される際に、信号の時間軸上での変化の状態と対応してどのように標本化周期が変化しているものとなされるものであるのかを図示説明するための波形図であって、この第2図においてS_aは符号化の対象とされている交流信号であり、また、図中の0-0線は交流軸線を示している。

第2図において、 $t_1, t_2, t_3 \dots$ は、交流信号S_aが次々に交流軸線0-0を切る時間位置、すなわち、交流信号S_aにおける次々のゼロ点の時間位置であり、また、 $T_{12}, T_{23}, T_{34} \dots$ などは、前記した交流信号S_aにおける相次ぐゼロ点の時間位置 $t_1, t_2 \dots$ における相隣るものの時間々隔(以下、ゼロ点間隔と記載されることもある)を示している。

さて、交流信号S_aにおける次々のゼロ点間隔 $T_{12}, T_{23}, T_{34} \dots$ は、交流信号が一定の周波数を有する正弦波信号の場合には、その交流信号の周期の1/2と対応する一定の時間値を示すが、音声信号の場合には信号内容と対応して第2図中の $T_{12}, T_{23}, T_{34} \dots$ のように時間値が変化しているものとなっている。

ところで、従来、アナログ信号を標本化量子化してデジタル信号とする際には、第2図中の交流軸線0-0線上に示した一定の時間々隔 T_p を有するサンプリングパルスP_sによって交流信号S_aがサンプリングされていることは周知のとおりであって、従来法によると第2図中の交流信号S_aを例とした場合でも、明らかなように、次々のゼロ点間隔において標本抽出される標本値の個数は、ゼロ点間隔が長いところ程多くなっているが、第1図示の装置では、交流信号における次々のゼロ点間隔の長短に拘わらずに、各ゼロ点間隔においてそれぞれ略々一定個数の標本が抽出された状態のもゑのとして交流信号が符号化されるようにし、データ量の減少が達成されるようにしたのである。

すなわち、交流信号S_aにおける次々のゼロ点間隔について、それぞれのものを予め定められた数 α (ただし、 α は2以上の整数で、予め定められた数)で等分したときにそれぞれ得られる時間値が、それぞれのゼロ点間隔と対応する信号部分からの標本値を得るための標本化周期となるように

して、データ量を減少させることのできる交流信号のデジタル符号化装置が構成できるようにしたのであり、各ゼロ点間隔を α 等分するのに、 α を2とするのか、あるいは3とするのか、もしくは4以上とするのかは再生信号に求められる忠実度の程度、符号化装置のコストなどを勘案して適当に定められるべきことはいふまでもない。

第1図示の装置では、交流信号のデジタル符号化装置においては、デジタル符号化の対象とされる交流信号における時間軸上で相次ぐゼロ点を検出し、また、時間軸上で相隣るゼロ点の時間々隔、すなわちゼロ点間隔を計測し、前記の計測されたゼロ点間隔を α 等分（ただし、 α は2以上の整数で予め定められた数）した時間値を標本化周期としてそのゼロ点間隔と対応する信号部分から（ $\alpha - 1$ ）個の標本値が得られるようにするものであるから、装置の構成は前記の各動作が良好に行なわれるものでありさえすれば、大部分の動作がアナログ信号処理によって行なわれるように構成されても、あるいは、略々全動作がデジタル信号処

理によって行なわれるように構成されていてもよいが、装置の略々全動作がデジタル信号処理によって行なわれるように構成された方が装置の構成が簡単化できるので、第1図に示す装置中のデジタル信号^②符号化装置部分は、その動作の略々全動作がデジタル信号処理によって行なわれるような構成例のものとして示されている。

次に、第1図示の装置の構成や動作などについて説明する。

第1図におけるマイクロホンMICは音波を電気信号（音声信号）に変換して低域濾波器LPF_rに与える。第1図示の例では信号源がマイクロホンMICであるとなされているが、信号源が他の音声信号の発生器であってもよいことは当然である。前記した低域濾波器LPF_rは、以下の実施例の説明ではその遮断周波数が4KHzであるとされている。

低域濾波器LPF_rによって4KHz以下の周波数帯域となされた音声信号は、AD変換器ADCによって所定のビット数（以下の説明では8ビット）の

デジタル信号に変換される。以下の説明において、AD変換器ADCは、その標本化周波数（サンプリング周波数）が8KHzであるとされており、AD変換器ADCでは、それに入力された音声信号を、常に1/8000秒の標本化周期で標本化し、それぞれの標本の振幅値を量子化して、それぞれ8ビットのデジタル信号に変換する。

AD変換器ADCから出力されたデジタル信号は、マイクロコンピュータを含んで構成されている制御回路CCTの制御の下に所定の信号処理が施こされることによりデータ量が減少されたデジタル信号となされるが、その信号処理動作は第1図示の構成の装置では、制御回路CCT、第1の記憶装置M₁（第1のメモリM₁）、第2の記憶装置M₂（第2のメモリM₂）などによって行なわれる。以下の説明において、前記の第1のメモリM₁は256バイトのメモリであるとされ、また、第2のメモリM₂は64Kバイトのメモリであるとされている。

次に、第3図に示すフローチャートを参照して、第1図示の装置における操作部OPの記録部Brが操

作されることによって順次に行なわれる信号の符号化について説明する。

操作部OPの記録部Brが操作されることによって、プログラムがスタート（第3図中の「はじめ」）すると、ステップ(1)で制御回路CCTに設けられているゼロ点間隔の計測のための8ビットのカウンタがリセットされる。ステップ(2)でAD変換器ADCからの次々の8ビット（1バイト）のデジタル信号を256バイトの第1のメモリM₁に記憶し、また、第1のメモリM₁に前記の1バイトのデジタル信号が記憶される度毎に、ゼロ点間隔の計測のための8ビットのカウンタを1つつカウントアップする。

ステップ(3)で、第1のメモリM₁に記憶した1バイトのデジタル信号が示すもとの交流信号の振幅値がゼロか否かを判定し、ゼロでないと判定された場合はステップ(2)に戻り、また、ゼロと判定された場合はステップ(4)に進む。

ステップ(4)では、ゼロ点間隔の計測のための8ビットのカウンタの計数値によって示されているゼロ点間隔を α 個に等分（ただし、 α は2以上の

整数の内から予め定められた数)させようような
($\alpha - 1$)個の分割点にそれぞれ対応しているよ
うな数値を得る(例えば、ゼロ点間隔を示す計
数値がAであったとしたときに、 α が2、 α が3、
 α が4の場合に、ステップ(4)で得る数値は、 α が
2の場合には $\frac{A}{2}$ 、 α が3の場合には $\frac{A}{3}$ 、 $\frac{2A}{3}$ 、 α が
4の場合には $\frac{A}{4}$ 、 $\frac{2A}{4}$ 、 $\frac{3A}{4}$ である。一般に、ゼロ点
間隔がAである時に、ステップ(4)で得る数値は、
 $\frac{A}{\alpha}$ 、 $\frac{2A}{\alpha}$ 、...、 $\frac{(\alpha-1)A}{\alpha}$ で示されるような($\alpha - 1$)
個のものとなる)。以下の説明では簡単のために、
 α が2の場合を例にとりて記載されている。

ステップ(5)で、ゼロ点間隔の計測のための8ビ
ットのカウンタの計数値の1/2と対応する第1の
メモリM₁のアドレス位置における第1のメモリM₁
の振幅値のデータを読み出し、その振幅値のデ
ータと前記したゼロ点間隔の計測のための8ビット
のカウンタの計数値の1/2の数値とを組にして、
64Kバイトの第2のメモリM₂へ記憶する(前記し
た第1のメモリM₁から読出した振幅値のデータと、
ゼロ点間隔の時間値を示しているゼロ点間隔の計

13

メモリM₂がフルカウントになった状態、または停止
鈕Bsが押されている状態を検出したときはプログ
ラムが終了し、そうでなければステップ(2)に戻る。

上記した説明では、説明の簡単化のために、信
号のゼロ点の判別について単に第1のメモリM₁に
記憶した振幅値が0か否かによって行なうとだけ
記載したが、第1のメモリM₁に順次に記憶される
振幅値は、AD変換器ADCにおける標本化周期毎に
得られた離散的なものであるから、常に必ずしも
交流信号のゼロ点が標本化されているとは限ら
ないから、第1のメモリM₁に順次に記憶される振
幅値を示す情報においてその極性が反転した場
合にそれが交流のゼロ点を示すものとするなどの
判定手段が用いられる。

また、ステップ(3)で、もとの交流信号の振幅値
がゼロであるとの判定が行なわれた場合に、ステ
ップ(4)でゼロ点間隔の計測のための8ビットのカ
ウンタの計数値から得る($\alpha - 1$)個の数値の個
数が2以上、すなわち、 α が3以上の場合には、
ステップ(5)において第1のメモリM₁から読出され

測のための8ビットのカウンタの計数値とを組に
して、64Kバイトの第2のメモリM₂から読出した
振幅値のデータと組にして用いられるべき前記の
カウンタの計数値は、それが小さな数値である程、
所要ビット数が少なくて済むという利点があるか
ら、以下の説明では、第1のメモリM₁から読出
した振幅値のデータと組にして用いられるべき数値が、
ゼロ点間隔の計測のための8ビットのカウンタの
計数値の1/2の数値の場合について記載されてい
る)。

ステップ(6)で、ゼロ点間隔の計測のための8ビ
ットのカウンタをリセットして計数値を0とし、
また、第2のメモリM₂に記憶されるデータ組の個
数を計数するために設けられている15ビットのカ
ウンタを、第2のメモリM₂に対して新たなデー
タ組が記憶される度毎に1つつカウントアップし
てステップ(7)に進む。

ステップ(7)では、第2のメモリM₂がフルカウ
ントになったか否か、あるいは操作部OPにおける停
止鈕Bsが押されているか否かを判定し、第2のメ

14

るべき振幅値のデータは、ゼロ点間隔の計測のた
めの8ビットのカウンタの計数値によって示され
ているゼロ点間隔を α 個に等分させようような($\alpha - 1$)
個の分割点にそれぞれ対応しているような
数値の個々のものと対応する第1のメモリM₁の各
アドレス位置について順次に読出されるものであ
り、前記のようにして読出されたそれらの振幅値
のデータは、それらの個別のもの毎にそれぞれゼ
ロ点間隔と関連する数値とが組となされて第2の
メモリM₂に記憶されるようになされるのである。

これまでの説明から明らかなように、第1図示
の装置による符号化は交流信号におけるゼロ点間
隔を予め定められた数 α (ただし、 α は2以上の
整数で、予め定められた数)で等分したときにそ
れぞれ得られる時間値が、それぞれのゼロ点間隔
と対応する信号部分からの($\alpha - 1$)個の標本値
を得るための標本化周期となるようにして、デー
タ量を減少させることができるようにしたもので
あり、また、前記の($\alpha - 1$)個の標本値のそれ
ぞれのものに対し、その標本値が得られたゼロ点

間隔の情報と関連する情報を加えて、標本値とゼロ点間隔の情報とを組にしたものとし、それにより復号化が容易に行なわれ得るようになされているのである。

次に、第1図示のブロック図と、第4図示のフローチャートとを用いて、復号化について説明する。まず、装置における操作部OPの再生部Bpを操作して第4図のフローチャートに示すプログラムがスタートすると、ステップ(1P)で第2のメモリM₂へ記憶させるデータ組の個数を計数するために設けられている15ビットのカウンタをリセットしてステップ(2P)に進む。前記の15ビットのカウンタは第2のメモリM₂から1つのデータ組が読出される度毎に1ずつカウントアップする。

ステップ(2P)では、第2のメモリM₂に記憶された順序で、振幅値とゼロ点間隔に関連する情報(ゼロ点間隔の計測のための8ビットのカウンタの計数値を α 等分して得た数値…既述した説明例では前記した8ビットのカウンタの計数値の1/2の数値)との組からなるデータ組を読出してDA変

換器DACに与え、ステップ(3P)でDA変換器DACでは、前記した振幅値をアナログ量の振幅値 Δi に変換すると共に、前記したゼロ点間隔に関連する情報をアナログ量の電気量 τi に変換してそれらを補間回路CPに与えるようにする。

第5図は補間回路CPの1例構成及び関連部分の構成を示すブロック図であって、この第5図においてDIVは割算器、INTは積分器であり、また、DA変換器DACにおいて、D/A1は第2のメモリM₂から読出された振幅値をDA変換してアナログ量の振幅値 Δi を出力するDA変換器、D/A2は第2のメモリから読出されたゼロ点間隔に関連する情報をアナログ量の電気量 τi に変換して出力するDA変換器である。

補間回路CPは、その割算器DIVに対してDA変換器D/A1の出力信号 Δi とDA変換器D/A2の出力信号 τi とが与えられて、

$$X_i = \frac{\Delta i}{\tau i} \dots \dots (1)$$

(1)式のような演算を行なって、信号 X_i を出力する。

割算器DIVからの出力信号 X_i は積分器INTによって積分されて信号 Y_i として出力される。

$$Y_i = X_i dt \dots \dots (2)$$

補間回路CPによる信号の補間は、補間の傾斜 θ が、第6図の $\Delta i/\tau i$ に等しくなるようになされるのである。そして補間の行なわれた信号は、折線近似によってもとの交流信号に近似した波形のものとなされうるのである。

第5図及び第6図を参照して説明した補間動作による信号の補間を行なう時間、すなわち、ゼロ点間隔の時間を α 等分した時間を設けるために、ステップ(4P)ではステップ(2P)、ステップ(3P)、ステップ(4P)を経過する時間が、前記したゼロ点間隔の時間を α 等分した時間と等しくなるようにプログラムデレイを作る。そして、ステップ(4P)におけるプログラムデレイは次のように示される。

((ゼロ点間隔を α 等分したものの1つと対応するゼロ点間隔の計測のための8ビットのカウンタの計数値) \div (AD変換器ADCにおける標本化周期)

= (デレイ時間) \times (ゼロ点間隔を α 等分したものの1つと対応するゼロ点間隔の計測のための8ビットのカウンタの計数値) $- 1$) + (ステップ(2P)とステップ(3P)の時間) + (ステップ(4P)中における固定した時間) $\dots \dots (3)$

ステップ(5P)で振幅値を符号反転して出力し、ステップ(6P)では既述したステップ(4P)の場合と同様にして、今度はステップ(5P)、ステップ(6P)、ステップ(7P)の経過時間が前記した(3)式と対応するような態様でプログラムデレイを作る。

ステップ(7P)では、第2のメモリM₂から読出されるデータ組の個数を計数する15ビットのカウンタがフルカウントとなったか否か、あるいは停止部Baが押されたか否かをみて、15ビットのカウンタがフルカウントの場合あるいは停止部Baが操作されている場合には終了し、否であればステップ(2P)へ戻り、次のデータ組を読み出す。

第1図示の装置において、AD変換器ADCにおける標本化周期が既述の例のように1/8000の場合

に例えば、ゼロ点間隔の平均が計数値4であったとすると、ゼロ点間隔の平均は0.5msとなるから、振幅値と、ゼロ点間隔に関連する情報とについてそれぞれ1バイトを割当てて記憶を行なうようにした場合に、第2のメモリ M_2 として64Kバイトのメモリ M_2 を用いれば約16秒間分の音声信号が記憶され、再生されることになる。なお、第1図示の装置において、補間回路CPによって折線近似された再生信号は、低域濾波器LPFpを通してスピーカSPに与えられて再生音が得られる。

次に、第7図に示す装置について説明する。この第7図に示す装置においては、符号化の対象とされる信号を一定の時間長毎の信号(1フレームの信号)とし、その1フレームの信号毎に標本化周期 T_c (標本化間隔 T_c)を設定するのである。

第8図は、符号化前の信号 S_a の波形例図であって、第8図中の0-0線は参考のために示した交流軸線であり、第8図中において、 T_f は信号 S_a を時間軸上で一定の時間長毎に区切った信号部分の時間長(1フレームの信号の時間長)である。

21

れるような符号化を行なって、データ量の減少の達成を図かっているものであり、この点について前記した第8図示の信号 S_a を例にとって説明すると次のとおりである。

すなわち、第8図示の信号 S_a のように時間軸上で相次ぐ1フレームの信号のゼロ点の個数が既述のように、8個、4個、6個、3個、4個である場合には、例えばゼロ点の個数が8個である1フレームの信号については、時間長 T_f が $(8 \times K)$ 等分されるような標本化周期で、その1フレームの信号からの標本値列が得られるように、また、例えば、ゼロ点の個数が4個の1フレームの信号については、時間長 T_f が $(4 \times K)$ 等分されるような標本化周期で、その1フレームの信号からの標本値列が得られるように、以下同様に、ゼロ点の個数が6個あるいは3個であるような各1フレームの信号については、時間長 T_f が $(6 \times K)$ 等分あるいは $(3 \times K)$ 等分されるような標本化周期で、各1フレームの信号からの標本値列が得られるようにするのであり、一般に、1フレームの

信号 S_a において、予め定められた時間長 T_f を有する各1フレームの信号は、時間長 T_f 内において交流軸線0-0線に対して複数回交叉している状態、すなわち、時間長 T_f 内に複数のゼロ点を有しているものとなっているが、各1フレームの信号におけるゼロ点の個数は、各1フレーム中の信号の周波数成分がどうであるのかに応じて異なっており、例えば、第8図に示す信号 S_a について説明すると、時刻 t_1 から t_2 までの1フレームの信号ではゼロ点が8個であり、時刻 t_2 から t_3 までの1フレームの信号ではゼロ点が4個であり、以下、時間軸上で相次ぐ次々の1フレームの信号について、ゼロ点の個数は6個、3個、4個となっている。

第7図に示す装置では、前記のように信号 S_a における予め定められた一定の時間長 T_f の信号部分すなわち、各1フレームの信号毎に、1フレームの信号中に存在するゼロ点の個数と関連する数で時間長が等分されるような標本化周期 T_c により、その1フレームの信号についての標本値列が得ら

22

信号中のゼロ点の個数が2個の場合には、その1フレームの信号については、時間長 T_f が $(2 \times K)$ 等分されるような標本化周期で、標本値列が得られるようにされるのであり、前述のような符号化手段を用いれば、データ量を減少させた状態での記録内生動作が容易に実現できるのである。

前記のような符号化手段によって得られるデータ、すなわち、予め定められた時間長 T_f を有する各1フレームの信号からの標本値列が、1フレームの信号中におけるゼロ点の個数 Z と特定な関係を有する数 $(Z \times K)$ によって、時間長 T_f を等分して得た標本化周期により標本抽出が行なわれることによって得られるデータは、そのデータと、標本化周期~~標本化~~ T_c 、1フレームの信号における標本値の個数 N 、フレームの番号などの情報とを組にして伝送あるいは記録に用いられる。

次に、第7図示の装置の構成や動作などについて説明する。第7図に示すマイクロホンMICは音波を電気信号(音声信号)に変換して低域濾波器LPFpに与える。第7図示の装置では、信号源と

してマイクロホンMICが用いられているが、信号源が他の形態の音声信号の発生器、あるいは他の信号の発生器であってもよい。

低域濾波器LPFは、以下の実施例の説明では、その遮断周波数が3KHzであるとされている。低域濾波器LPFによって3KHz以下の周波数帯域の信号になされた音声信号は、AD変換器ADCによって所要のビット数(以下の説明では8ビット)のデジタル信号となされて、マイクロコンピュータを含んで構成されている制御回路CCTへ与えられるが、前記したAD変換器ADCは、クロックパルスの発生器CGからの8KHzの繰返し周波数のパルスによってAD変換を行なっている。

AD変換器ADCから出力されたデジタル信号は、入力された音声信号が常に一定の標本化周期(説明例においては1/8000秒)で標本化され、それが量子化された8ビットのデジタル信号であり、それは制御回路CCTの制御の下に第1の記憶装置M₁(第1のメモリM₁、あるいはバッファメモリM₁)へ順次に記憶される。前記したバッファメモ

リM₁は以下の説明例では512バイトの記憶容量を有しているものとされており、それは記憶容量の半分ずつの2つの部分に分けられて、その2つの部分が交互にデータの書き込みとデータの読出しに使用される。

さて、第7図示の装置の記録動作は、操作部OPにおける記録鈕Brが操作されることによって、第9図に示すフローチャートに示すようなプログラムに従って行なわれるのであり、操作部OPにおける記録鈕Brが操作されると、プログラムがスタート(第9図中の「はじめ」)すると、ステップ(1r)で制御回路CCTに設けられている9ビットの標本カウンタ、8ビットのゼロ点カウンタ、16ビットのフレームカウンタなどがリセットされる。

記録鈕Brが操作される以前、すなわち、第9図示のフローチャートにおける「はじめ」の前においても、記録再生装置の制御回路CCTは、クロックパルスの発生器CGからのパルスを受けることにより、ステップ(10r)の割込み動作を執行な

っていて、AD変換器ADCからのデジタル信号出力をバッファメモリM₁に順次に記憶させ、また、9ビットの標本カウンタをカウントアップしている。

また、「はじめ」の以前において、9ビットの標本カウンタは、それがフルカウントに達する度毎にリセットを繰返えすようになされている。

ステップ(2r)でバッファメモリM₁から記憶されていた標本値を読出すと共に、9ビットの標本カウンタを1だけカウントアップする。

ステップ(3r)では、前記のステップ(2r)で読出した標本値の符号が、その直前の標本値の符号と同一かどうかをみて、符号の変化がなかった時はゼロ点ではないとしてステップ(2r)へ戻り、また、符号の変化があった時にはステップ(2r)で読出した標本値がゼロ点であるとしてステップ(4r)に進みステップ(4r)で8ビットのゼロ点カウンタを1だけカウントアップする。

ステップ(5r)で、バッファメモリM₁から順次に読出した標本値の個数が256(または512)

に達したかどうかを9ビットの標本カウンタの計数値で調べて、バッファメモリM₁から読出した標本値の個数が256に達したら(つまり、ステップ(2r)~(4r)を256回繰返したら)、ステップ(6r)に進み、また、バッファメモリM₁から読出した標本値の個数が256に達していなかったら、ステップ(2r)に戻る。

ここで、前記のようにバッファメモリM₁から読出された標本値の個数256は、第8図に示す信号Saの時間長Tfの1フレームの信号について、AD変換器ADCが一定の標本化周期(1/8000秒)で標本抽出を行なって得た標本値の個数であって、その個数256は1フレームの信号の時間長Tfと対応しているものである。

ステップ(6r)で、8ビットのゼロ点カウンタの計数値Zcと、予め定められた数Kと、1フレームの信号の時間長Tfを表わす数256とを用いて、その1フレームの信号における標本値列を得るのに必要とされる標本化周期Tcを計算すると共に、標本数Nを計算する。

標本化周期 $T_c = 256 / Z_c \cdot K$

バッファメモリ M_1 として、既述のように記憶容量が 512 バイトのものを、記憶容量が $1/2$ の 2 部分に分けて、前記の 2 部分を畳込みと脱出しとに順次交互に用いて、1 フレームの信号の時間長が 32 ミリ秒で、1 フレーム中に 256 の標本がある信号の記憶と脱出しが行なわれているものとし、今、例えば既述した数 K を 2 に定めた場合に、1 フレームの信号中のゼロ点の個数 Z_c が 32 であったとすると、標本化周期 T_c は、

$$T_c = 256 / 32 \times 2 = 4$$

すなわち、 $4 / 8000 = 0.5$ (ミリ秒) となる。

上記の例の場合に、標本数 N は 64 となり、256 の標本からなり、時間長が 32 ミリ秒の 1 フレームの信号は標本数 N が、標本数 $N = 256 / T_c = \frac{256}{4} = 64$ となる。

次いで、ステップ (7r) では、バッファメモリ M_1 から、前記した標本化周期 T_c が適用されて標本値列が取り出されるべき 1 フレームの信号について、前記した標本化周期 T_c 毎の標本値を順次に脱

とによって、1 フレームの信号に対して 68 バイトの記憶容量の第 2 のメモリ M_2 が必要とされるから、今、第 2 のメモリ M_2 として 64 K バイトのメモリを使用すれば、第 2 のメモリ M_2 には 963 フレーム、すなわち、約 30 秒強の信号が記憶されることになる。

これまでの説明より明らかなように、第 2 のメモリ M_2 には各 1 フレームの信号について、標本化周期 T_c のデータと、標本値列と、標本数 N のデータと、フレーム番号 F_c (フレームカウンタの計数値 F_c) などが組となったデジタル信号が記憶されるが、これは第 1 のメモリ M_1 (バッファメモリ M_1) に記憶されていたもとのデジタル信号に比べて大巾にデータ量が減少されているものとなっているのであり、記録時に行なわれた前述のような符号化によりデータ量が減少され、小容量のメモリによって、長時間の音声信号の記録再生を可能とする。

第 7 図示の装置によって、より一層忠実度の高い記録再生が行なわれるようにするために、次の

出すために、9 ビットの標本カウンタ (アドレスカウンタ) の、 T_c おきの計数値をアドレス信号としてバッファメモリ M_1 から順次に N 個の標本値を脱出し、また、16 ビットのフレームカウンタの計数値 F_c のフレーム番号と標本数 N 、標本化周期 T_c と、前記した N 個の標本値とを組にしたデータを作り、それを第 2 の記憶装置 M_2 (第 2 のメモリ M_2) に記憶させてステップ (8r) に進む。

ステップ (8r) では、16 ビットのフレームカウンタを 1 だけカウントアップする。

ステップ (9r) では、16 ビットのフレームカウンタがフルカウントになっているか、あるいは停止釐 B_s が操作されているかをみて、フレームカウンタがフルカウントになっていたり、あるいは停止釐 B_s が操作されている状態であればおわりとなり、そうでなければステップ (2r) に戻って、上記の各ステップを繰返す。

フレームカウンタのカウント数 F_c に対応して 2 バイト、標本数 N に対応して 1 バイト、標本化周期 T_c に対応して 1 バイト、64 バイトの標本値列

ように信号のスペクトル分析の結果に基づいた符号化が行なわれるようにすることは有意義である。

すなわち、AD 変換器 ADC から制御回路 CCT の制御の下にバッファメモリ M_1 に記憶された 1 フレームの信号について、スペクトル計算を行ない、その計算結果から、その 1 フレームの信号における、あるしきい値レベル (例えば最高の信号レベルの $1/64$ の信号レベル) 以上の信号成分中の最高の周波数値を求め、その最高の周波数値の略々 2 倍の数値の逆数を計算して、その計算値をその 1 フレームの信号に対する新たな標本化周期 T_c とし、その標本化周期 T_c によってバッファメモリ M_1 から、その 1 フレームの信号と対応する標本値列を得る。ようにするのであり、このような符号化を行なった場合には、既述したゼロ点間隔、あるいはゼロ点の個数などに関連して標本化周期が設定された場合に比べてより一層忠実度の高い再生信号が得られるのである。

そして、この場合においても、前記のようにして求めた新たな標本化周期 T_c によってバッファメ

メモリ M_1 から選択的に脱出した標本値列と、標本化周期 T_e に関連するデータとを組にしたデータが伝送または記録再生のために用いられるのである。

第7図示の装置における復号化の動作は、装置の操作部OPの再生鈕Bpを操作することによって開始されるが、それは第1図及び第4図を参照して述べた第1図示の装置における復号化の動作と同様であって、第2のメモリ M_2 から順次に脱出された次のデータ組がDA変換器DACによって振幅値のアナログ量 i_i と標本化周期 T_e に関連するアナログ量 t_i に変換されて補間回路CPに与えられることにより補間が行なわれ、折線近似によって原信号波形に近似した波形の再生信号となされるのであり、それが低域濾波器 LPF_p を通ってスピーカSPに与えられる。

以上、詳細に説明したところから明らかなように、本発明の信号の符号化記憶再生装置では、データ量を減少させるために、原信号の時間軸上における変化の状態に応じて標本化周期が可変となされるような符号化が行なわれて、原信号の振幅

値を示す標本値と、その標本値を得るための標本化周期を示すデータとが組となされているデジタルデータを復号化する際に、デジタルデータにおける振幅値と標本化周期を表わす値との比を積分して信号の補間を行なうて、折線近似された再生信号を容易に得ることができるのであり、本発明装置によれば、簡単な構成の復号化手段により良質な再生信号を容易に得ることができる。

4. 図面の簡単な説明

第1図及び第7図は本発明装置の各異なる実施態様のブロック図、第2図及び第8図は説明用の波形例図、第3図、第4図及び第9図はフローチャート、第5図は補間回路の一例構成のブロック図、第6図は特性例図である。

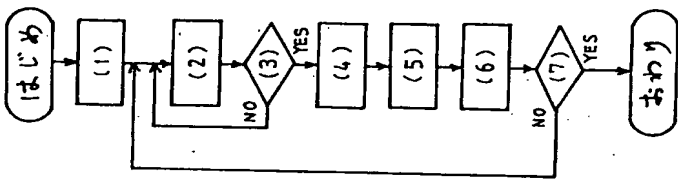
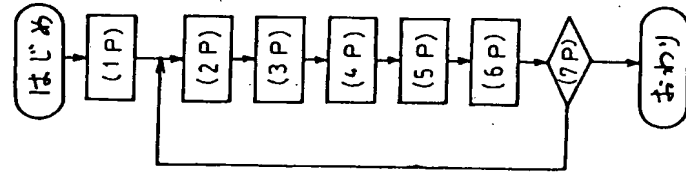
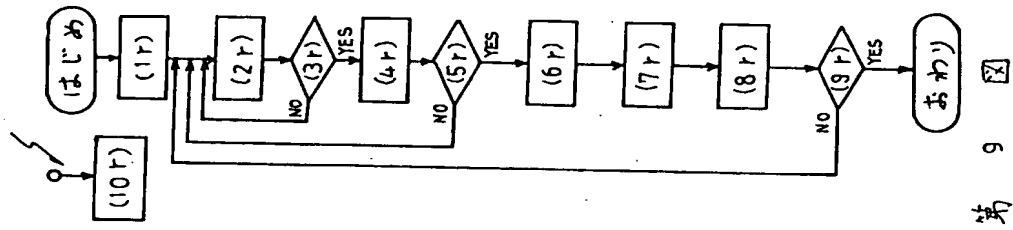
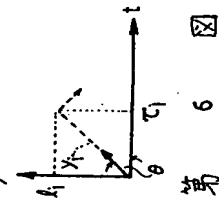
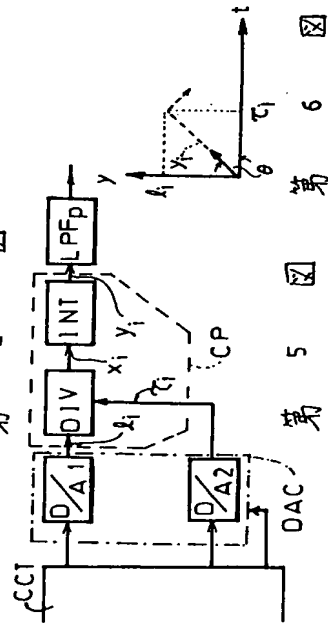
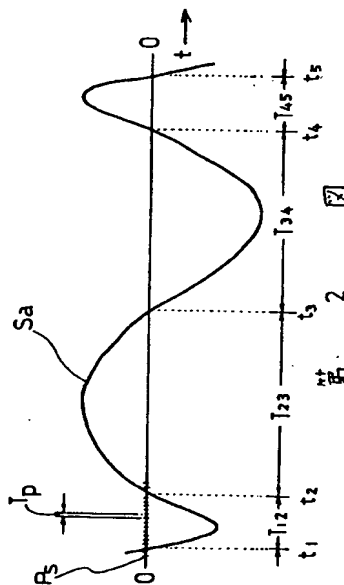
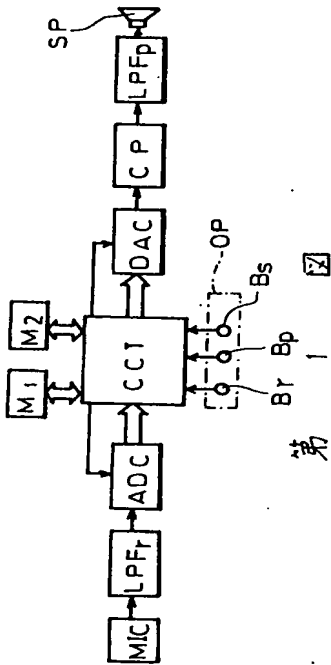
MIC…マイクロホン、LPF_r, LPF_p…低域濾波器、ADC…AD変換器、CG…クロックパルスの発生器、CCT…マイクロコンピュータを含んで構成された制御回路、OP…操作部、DAC…DA変換器、 M_1 …第1の記憶装置(第1のメモリ、バッファメモリ)、 M_2 …第2の記憶装置(第2のメモリ)、

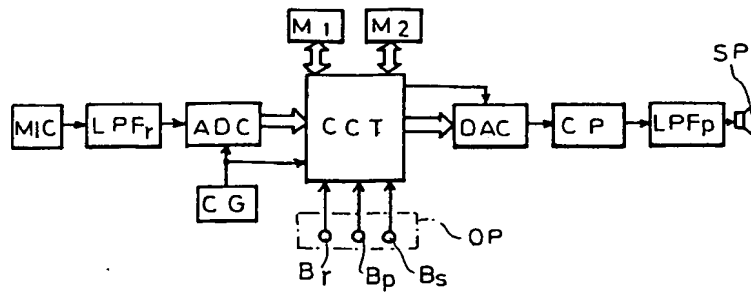
CP…補間回路、

特許出願人 日本ビクター株式会社

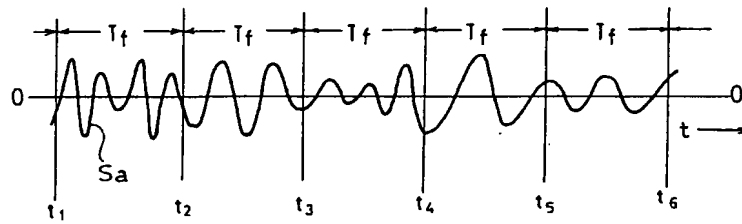
代理人 弁理士 今 間 孝 生







第 7 図



第 8 図

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.